

以排程脈波頻率調變技術為基礎之電池充電控制器 Scheduled-Pulse-Frequency-Modulation-Based Battery Charger Controller

張原豪

朝陽科大資工系副教授
cyhfyc@cyut.edu.tw

陳慶桐

朝陽科大資工系研究生
s9627608@cyut.edu.tw

摘要

在目前許多電子產品中，電源的考量逐漸成為一個重要的問題，例如行動手機、個人數位助理(PDA)、MP3、相機…等，凡是攜帶式的電子產品中，電池的好壞通常決定著產品的優劣。而其原因在於目前產品追求方便，體積縮小及效率提升就成為了一個重點。因此本研究在充電器架構的選擇上，使用 Pulse Frequency Modulation (PFM) 來做為研究內容，利用多排程式 PFM 之特性來保護電池的壽命，並將充電器之電池負載端設計為可依使用者需求而改變，因而實現具有多重輸入排程控制的電池充電控制器。

關鍵詞：PFM、充電器、排程式。

Abstract

In years, the rechargeable battery is an important issue for many electronic products, for examples, cellular phones, palm pilots, MP3 and camaras...etc. The quality of the battery usually means the quality of the products, especially for the portable electronic products. The reason is why the products pursued the goal on convenience. The volume/size reduction and efficiency promotion would be the key points in this kind of products. Therefore, in this research, based on the characteristic of the Pulse Frequency Modulation (PFM), we design and implement a scheduled multi-charging-procedure controller for battery charger. This scheme provides the multiple-input setting values for the scheduled procedures.

Keywords : PFM、Battery Charger、Scheduled

1. 前言：

本文旨在討論市面上各類充電器電路，其中以脈波頻率調變 (pulse-frequency-modulation, PFM) 和脈波寬度調變 (pulse-width-modulation, PWM) 控制較為廣泛使用，

且在低電流功耗下，PFM 其效能更優於 PWM。在此針對充電控制電路做設計與實現，電路有兩個主要的輸入值，分別為電壓回授及電流信號回授。電壓回授值為排程之依據，使其控制電流回授信號可以達到預、快充電之功能，由於電壓信號回授控制會因負載內阻不相同而產生不同壓降，故改使用於電流信號回授控制，使其可以精準的控制充電器所通過的電流大小，並將電流固定在一定範圍內，達到保護電池以及控制充電器之電流，最後並用 Cadance 加以模擬得到工作電流範圍及極限值範圍，再將其 layout 的圖加上 I/O PAD 模擬每個晶片需要驗證的步驟，直到每一個步驟結果都是正確無誤的，這顆晶片最後配合相關的硬體電路，使其功能精準的控制回授電流信號，設計流程如圖 1。經過本文所研製的電流回授信號控制，可知具有精準的控制能力，可精準的控制充電電流之大小，達到電流控制的能力；且透過排程控制，可使充電器執行預、慢充電之動作。

2. 原理架構：

如圖 2 為完整的排程脈波頻率調變技術為基礎之電池充電控制器之電路。本電路中所使用的負載為充電電池，可用於 1.5V~3.6V 的充電電池；輸入電源採用市電 110V/50HZ，將其降壓整流成穩定直流後使用。因 PFM 可改變導通週期，在此低功耗應用上，相較於 PWM 週期固定只能調整導通時間，具有更省電的優點，且可依不同需求而改變導通範圍，並達到穩定負載端電流的功能。

如圖 2 中電路所示，Schedule 排程控制具有四段模式，可讓充電器進行預充、快充以及飽充。首先當電池開始充電時，Schedule 將會選擇 PFM0 做為預充模式，將電壓箝制在 a0 與 b0 之間，並將負載端電流信號回授 Io 與 a0、b0 做電壓比較，最後再由 PFM O/P 端來

決定 Power MOS 是否導通；當電池充電至一定值時，Schedule 則會選擇 PFM1 以及 PFM2 作為快充模式，並將電壓箝制在 $a1$ 、 $b1$ 與 $a2$ 、 $b2$ 之間，相同的將負載端電流信號回授 I_o 與 $a1$ 、 $b1$ 和 $a2$ 、 $b2$ 做電壓比較，最後再由 PFM O/P 端來決定 Power MOS 是否導通，而當電池及將充到滿檔位時，Schedule 將會選擇 PFM3 作為飽充模式，將電壓箝制在 $a3$ 與 $b3$ 之間，並將電池端電流信號回授 V_o 與 $a3$ 、 $b3$ 做電壓比較，以免電池因為充電過度而燒毀，最後再由 PFM O/P 端來決定 Power MOS 是否導通。

圖 3 為充電電路波形示意圖。當電壓低於 V_F 時，充電器將會以三種模式的電流充電，而當電壓到於 V_F 時則將會將電壓箝制住在 V_F 上下，而充電電流將會趨近於 0。圖 4 為 PFM 控制電路波形示意圖。當 I_{ref} 高於 I_{omax} 時， V_{out} 將會轉態輸出“0”；反之，當 I_{ref} 低於 I_{omin} 時， V_{out} 將會輸出“1”，導通 Power MOS 以提高負載電壓。

三、電路詳圖：

充電電路之組成主要可劃分為四大部分，分別為類比電壓位準比較器、PFM 控制電路、排程電路和四對一多工器，如圖 5。以下分別描述功能。

(1) 類比電壓準位比較器：由四個雙進單出的 OPA 所組成的。 $vr3 \sim vr0$ 之輸入必須為從大到小的參考電壓值，才能讓 V_o 電壓值輸入進而跟 $vr3 \sim vr0$ 做個別比較， V_o 較大就會輸出 3.3v，反之 V_o 較小就輸出 0v，由此就可看出 V_o 目前在哪个電壓範圍之內。舉個例子，若 V_o 在 $vr2$ 跟 $vr1$ 的電壓範圍內，那 OPA 由上至下的輸出是 0v、0v、3.3v、3.3v，會是以一個溫度計的方式上升，可參考排程電路真值表的輸入。

(2) PFM 控制電路：由類比電壓比較器與 SR 正反器所構成的，如圖 6-1、6-2 所示。

類比電壓比較器：類比電壓比較器由兩個雙進單出的 OPA 所組成的，如圖 6-1 所示。圖中 A1 的 V_{in-} 為比較電壓器的上限值(H)；反之，A2 的 V_{in+} 為比較電壓的下限值(L)，使其用來判斷 V_o 輸入電壓是否工作輸入電壓範圍內，若超出極限值可能會有誤動作的情形發生。在比較回授信號後，將輸出分別送給 SR 正反器之 S、R 端，驅動 SR 正反器之動作。當 A1 的 V_{in-} 低於 V_o 時，將會觸發 SR 正反器

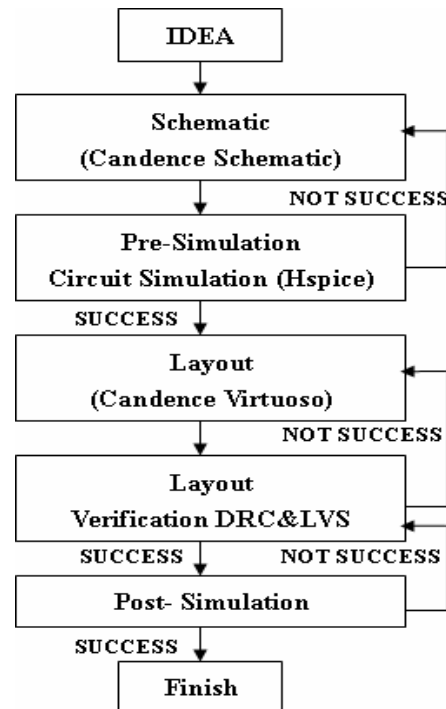


圖 1. 電池充電控制器之電路設計流程

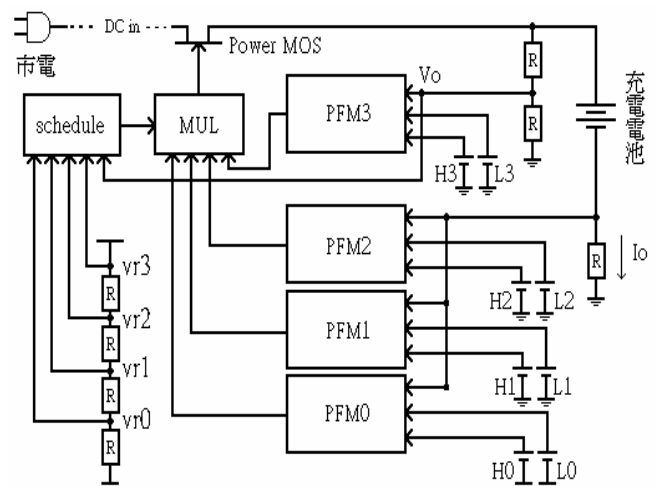


圖 2. 電池充電控制器之架構圖

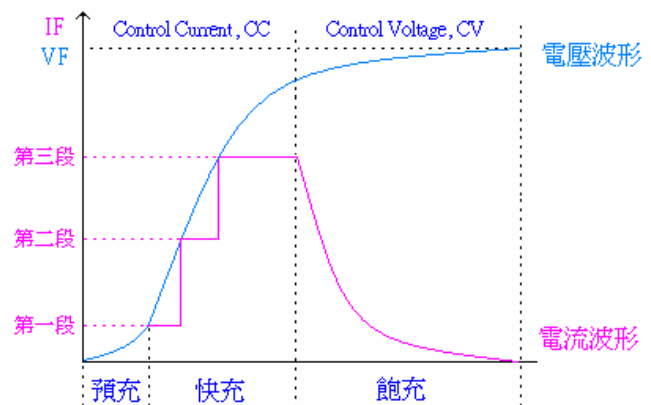


圖 3. 電池充電控制器之波形

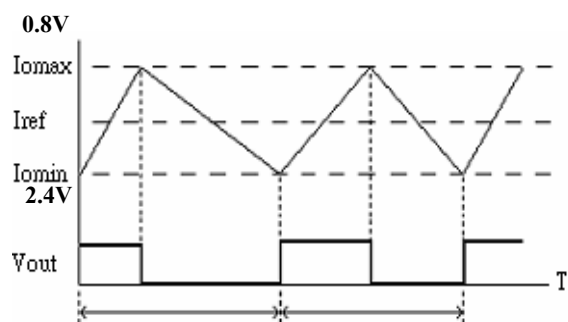


圖 4. PFM 波形示意圖

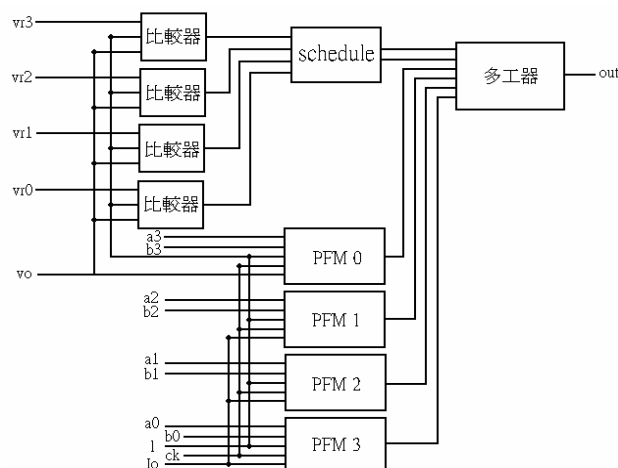


圖 5. 電池充電控制器

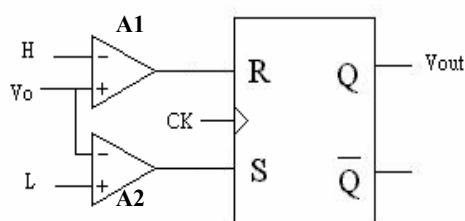


圖 6-1. PFM 控制電路

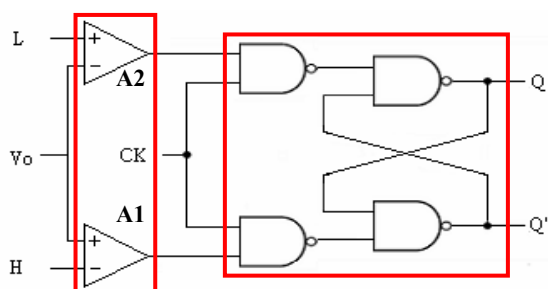


圖 6-2. PFM 控制電路

的 R 端，使得輸出轉態輸出為“0”，令 Power MOS 截止，避免 PFM O/P 端電壓過高超出臨限值；而當 A2 的 V_{in+} 高於 V_o 時，則會觸發

SR 正反器的 S 端，使得輸出轉態為“1”來令 Power MOS 導通，並以提高負載端的電壓，避免 V_o 電壓低於臨界值。

SR 正反器: SR 正反器是採用具有控制輸入之 SR 正反器，由 4 個 NAND 所組成的，電路圖如圖 6-2，真值表如表 1，動作示意圖如圖 5 所示。當 $S=“0”$ 、 $R=“0”$ 時，輸出 Q 狀態不變；當 $S=“0”$ 、 $R=“1”$ 時，輸出 Q 狀態會 reset 為“0”；當 $S=“1”$ 、 $R=“0”$ 時，輸出 Q 狀態會 set 為“1”；當 $S=“1”$ 、 $R=“1”$ 時，輸出 Q 將造成誤動作，故在此禁止使用。而當 $CK=“0”$ 時，輸出 Q 將不會受 S 和 R 改變而影響。故此 SR 正反器，只允許在 Clock 為“1”時發生動作。

(3) 排程電路: 排程電路主要的功能是将前面類比電壓準位比較器的輸出，轉換為二進制的方式供給後面 4 對 1 多工器作為選擇輸入訊號為用。依照真值表可以寫出布林代數 $S0=ab(c \text{ XNOR } d)$ 、 $S1=abc$ ，按照此布林代數就可以使用邏輯閘組合出與真值表一樣的功能。電路圖如圖 8 所示，真值表如表 2 所示。

(4) 四對一多工器: 可經由 $S0$ 、 $S1$ 兩條選擇線去選擇 Z、Y、X、W 四條輸入的其中一個輸入訊號去輸出。電路圖如圖 9 所示，真值表如表 3 所示。

表 1. SR 正反器之真值表

Ck	S	R	Next State of Q
0	X	X	No Change
1	Qn	0	No Change
1	Qn	1	Q=0 ; Reset state
1	1	0	Q=1 ; Set state
1	1	1	Indeterminate

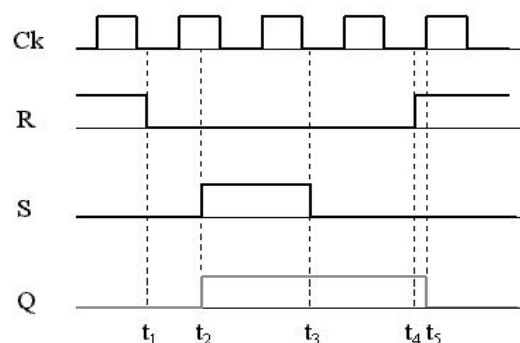


圖 7. SR 正反器之動作圖

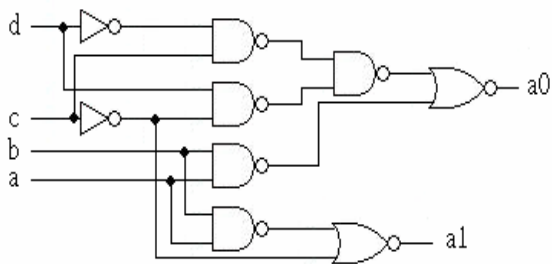


圖 8. 排程電路

表 2. 排程電路之真值表

d	c	b	a	S1	S0
0	0	0	1	0	0
0	0	1	1	0	1
0	1	1	1	1	0
1	1	1	1	1	1

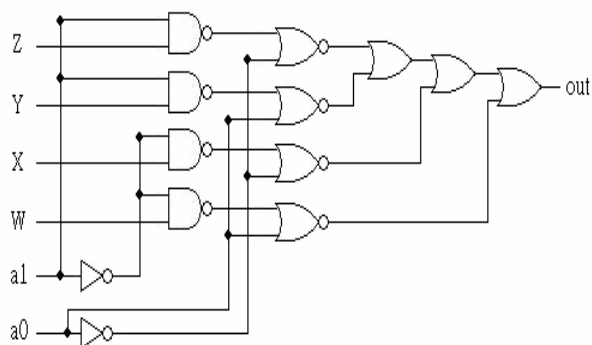


圖 9. 四對一多工器電路

表 3. 排程電路之真值表

A	B	Out
0	0	Z
0	1	Y
1	0	X
1	1	W

四、電路模擬結果：

藉由以上詳細的說明，我們實際使用 Cadence 實現這顆 PFM。完成後使用 DRC 做 Layout 圖本身的錯誤驗證，結果如圖 10，所顯示出的 AMS 錯誤是為 TSMC 數年未更新 IO Layout，Rule 改變後出現 DRC error。並非所有 AMS 系列的錯誤都可以忽略，僅當 AMS

系列錯誤出現在 IO PAD 上時才可以忽略。故在此處是可以忽略。使用 LVS 來做 Schematic 與 Virtuoso 的相互驗證，驗證結果如圖 11 所示，出現微笑的標誌表示驗證成功。

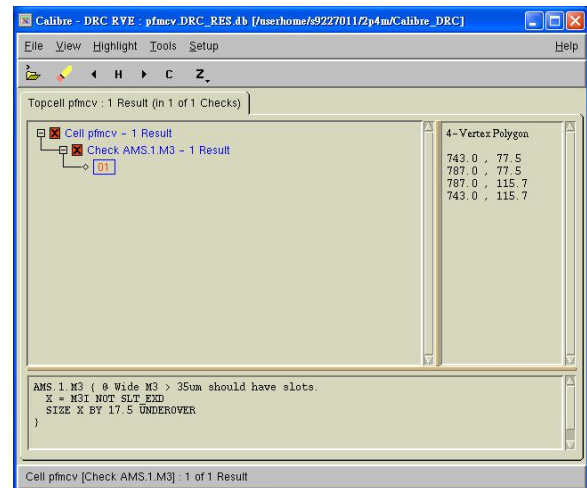


圖 10. DRC 驗證圖

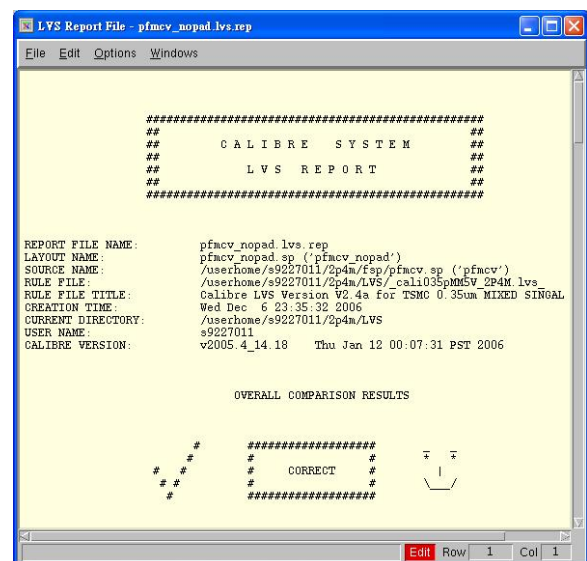
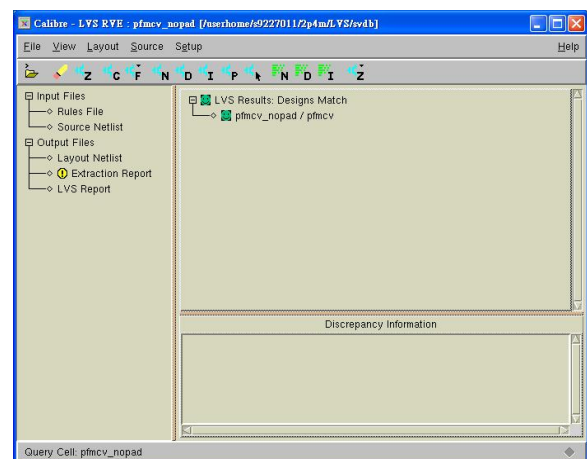


圖 11. LVS 驗證圖

因為類比電壓準位比較器與類比電壓比較器所做的功能一樣，在此就以單一類比電壓比較器作為探討。由圖 12 可知，輸入 V_o 為一正弦波。而此正弦波大於 V_{in-} 的部份輸出為 3.3v，正弦波小於的部份輸出為 0v，可參考 V_{out} 波形。雖然輸出波形未到 3.3v 或 0v，但是足以使後端的邏輯電路判別到 High 或 Low。圖 13：拿此圖與真值表做比對，S0 與 S1 會以 dcba 所輸入 1 的個數做相對應的二進制輸出。

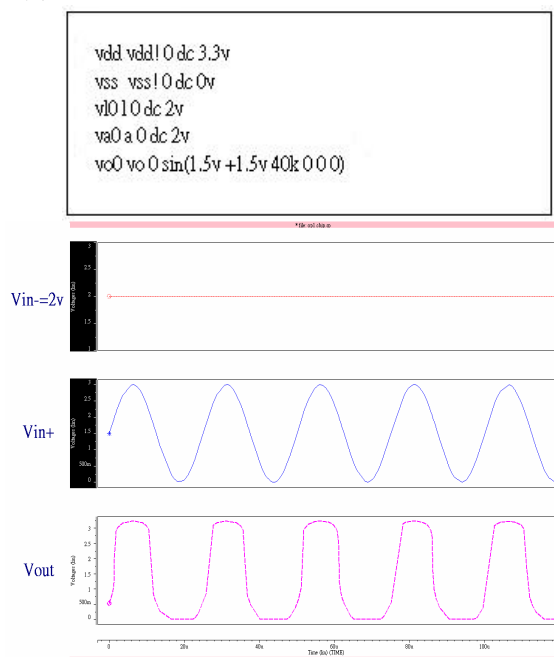


圖 12. 類比電壓比較器之測試訊號與波形圖(Post-Simulation)

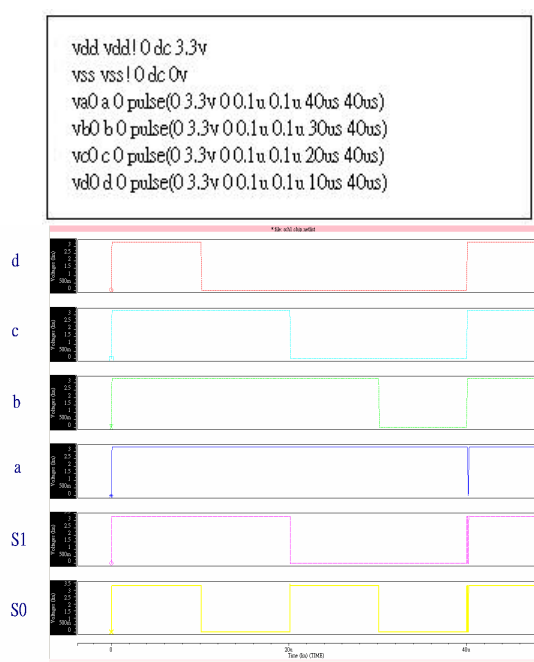


圖 13. 排程電路解碼器之測試訊號與波形圖(Post-Simulation)

圖 14：拿此圖與真值表做比對，分別有 Z、Y、X、W 四種波形，依照 s0 與 s1 的選擇訊號而輸出相對應的波形。圖 15：一開始以 V_o 的電壓為 0.8v，在 V_{ref0} 之上， V_{ref1} 之下，因此會選擇到 pfm0 做輸出，而此時 pfm0 的 H 與 L 分別是 0.8v 與 0.4v，為了測試方便， I_o 為一正弦波，上下峰值為 1v 與 0.2v 跨在 H 與 L 的中央值 $V_{ref0}=0.6v$ ，輸出適當的脈波進而控制電流回授信號。

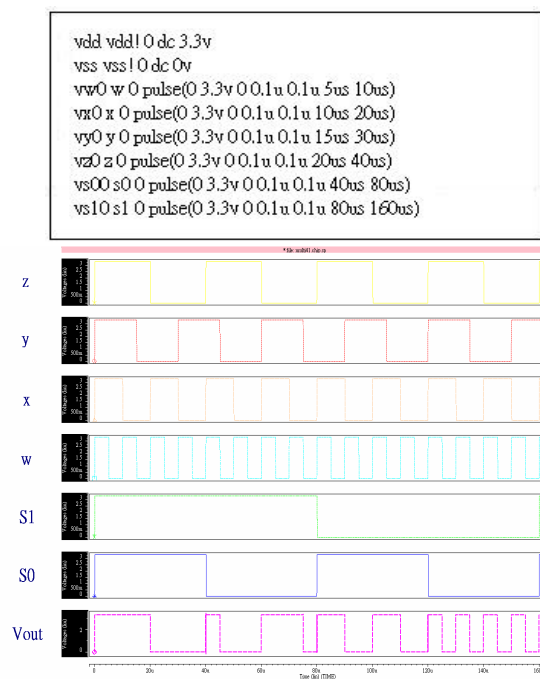


圖 14. 四對一多工器之測試訊號與波形圖(Post-Simulation)

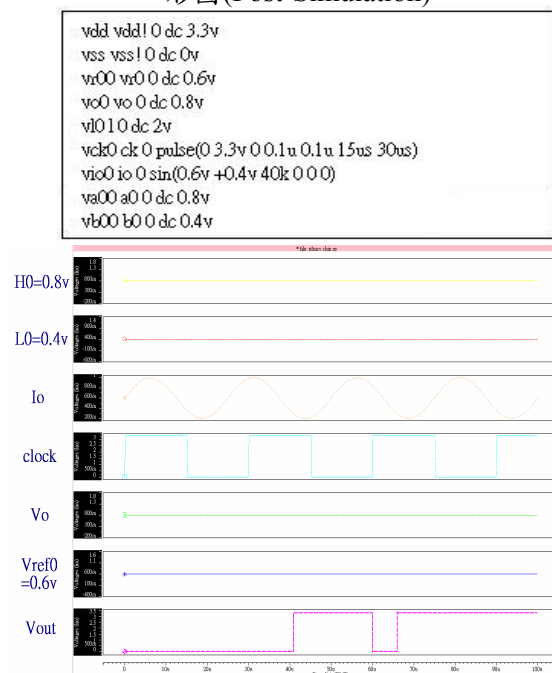


圖 15. 電池充電控制器充電模式 1 之測試訊號與波形圖(Post-Simulation)

圖 16：一開始以 V_o 的電壓為 1.2v，在 V_{ref1} 之上， V_{ref2} 之下，因此會選擇到 pfm1 做輸出，而此時 pfm1 的 H 與 L 分別是 1.2v 與 0.8v，為了測試方便， I_o 為一正弦波，上下峰值為 1.4v 與 0.6v 跨在 H 與 L 的中央值 $V_{ref1}=1v$ ，輸出適當的脈波進而控制電流回授信號。圖 17：一開始以 V_o 的電壓為 1.8v，在 V_{ref2} 之上， V_{ref3} 之下，因此會選擇到 pfm2 做輸出，而此時 pfm2 的 H 與 L 分別是 1.8v 與 1.4v，為了測試方便， I_o 為一正弦波，上下峰值為 2v 與 1.2v 跨在 H 與 L 的中央值 $V_{ref2}=1.6v$ ，輸出適當的脈波進而控制電流回授信號。圖 18：為了測試方便，一開始 V_o 為一正弦波，上下峰值為 3.2v 與 2.4v，其中央值為 2.8v， V_o 的電壓值在 V_{ref3} 之上，因此會選擇到 pfm3 做輸出，而此時 pfm3 的 H 與 L 分別是 3v 與 2.6v，輸出適當的脈波進而控制電壓回授信號完成後，得到如表 4 所示的規格表。而各個輸入出接腳的定義也如表 5 所示，此表可對應打線圖的 Pin 腳做說明。完成後，得到如表 4 所示的規格表。而各個輸入出接腳的定義也如表 5 所示，此表可對應打線圖的 Pin 腳做一個說明。其佈局圖及打線圖如圖 19~20 所示。

五、電路實測結果：

測試考量：由 pfm0~pfm3 的圖解可以得知 $vr0\sim vr3$ 、 $H0\sim H3$ 和 $L0\sim L3$ 都必須是由小到大按照順序的參考電壓值，且每個 PFM

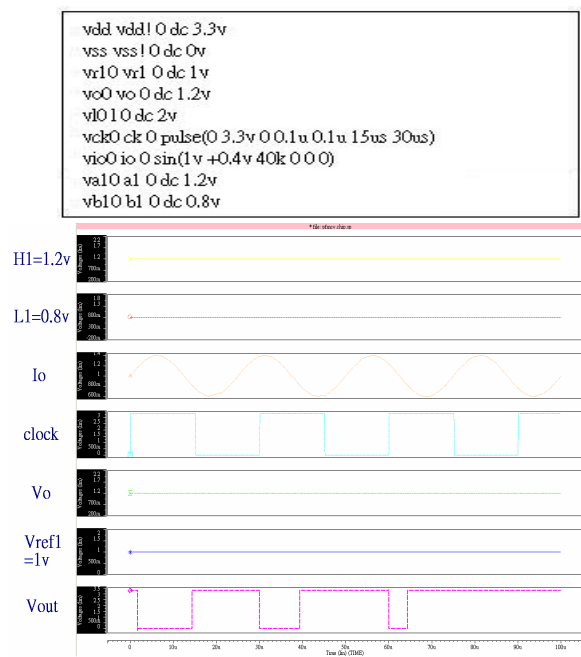


圖 16. 電池充電控制器充電模式 2 之測試訊號與波形圖(Post-Simulation)

的電壓上下限值最大範圍為 0.3V (L) 至 3V (H)，下限參考值不可大於上限參考值，也不可超過最大範圍，且 V_o 或 I_o 所輸入的訊號頻率不可超過 60MHz。若不遵循上述要點，即有可能違背預期結果，造成電路不正常動作。因此只要選擇適當的電壓參考值及頻率，便可達到想要的特性及功能。

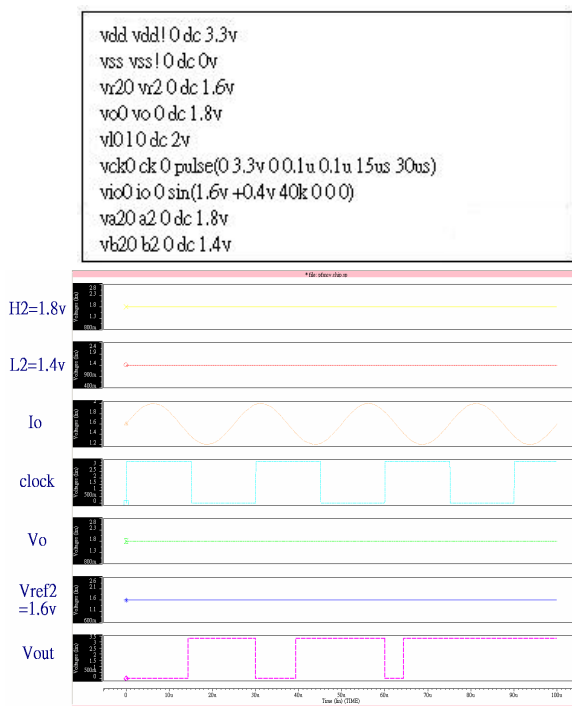


圖 17. 電池充電控制器充電模式 3 之測試訊號與波形圖(Post-Simulation)

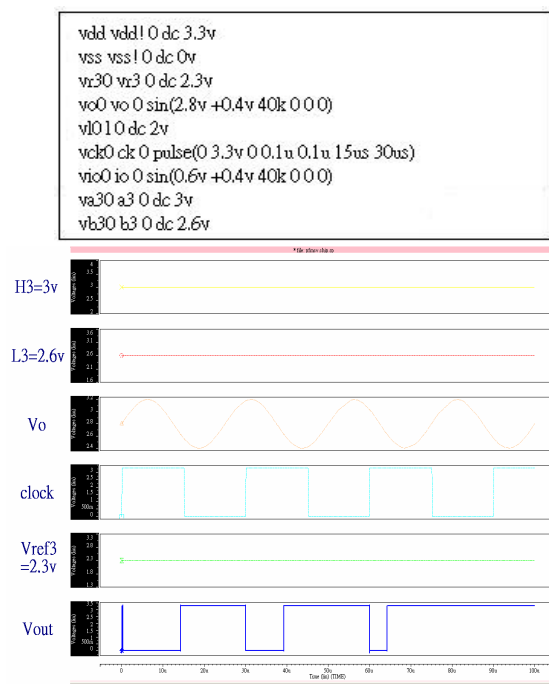


圖 18. 電池充電控制器充電模式 4 之測試訊號與波形圖(Post-Simulation)

表 4. 規格列表

製程技術	TSMC 0.35 μm 2P4M
電源電壓	3.3 V
最大工作頻率	60MHz
晶片面積	342 μm $\times$ 174 μm
電晶體數目	210 顆
消耗功率	1.027mW

表 5. 接腳定義

Pin18	VDD	電源端
Pin7	GND	接地端
Pin5	L	類比比較器之電流源的控制輸入端
Pin22	CK	RS 正反器之 clock 的輸入端
Pin8	Io	電流信號回授輸入端
Pin23	Vo	電壓回授輸入端
Pin13	Out	充電電路輸出端
Pin1	Vr3	類比電壓準位比較器之輸入腳 Vref3
Pin2	Vr2	類比電壓準位比較器之輸入腳 Vref2
Pin3	Vr1	類比電壓準位比較器之輸入腳 Vref1
Pin4	Vr0	類比電壓準位比較器之輸入腳 Vref0
Pin17	H3	PFM3 上限值參考電壓輸入端
Pin16	L3	PFM3 下限值參考電壓輸入端
Pin15	H2	PFM2 上限值參考電壓輸入端
Pin14	L2	PFM2 下限值參考電壓輸入端
Pin10	H1	PFM1 上限值參考電壓輸入端
Pin9	L1	PFM1 下限值參考電壓輸入端
Pin12	H0	PFM0 上限值參考電壓輸入端
Pin11	L0	PFM0 下限值參考電壓輸入端

(1). 使用量測之儀器：

1. 三用電表
2. 信號產生器
3. 數位示波器(TDS220)
4. 電源供應器

(2). 量測環境：如圖 21 所示。

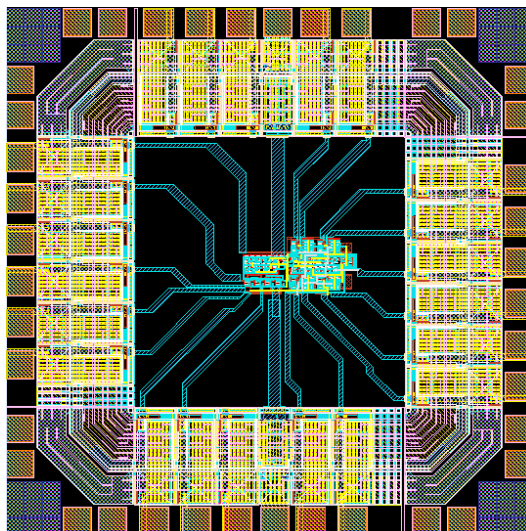


圖 19. 晶片佈局圖

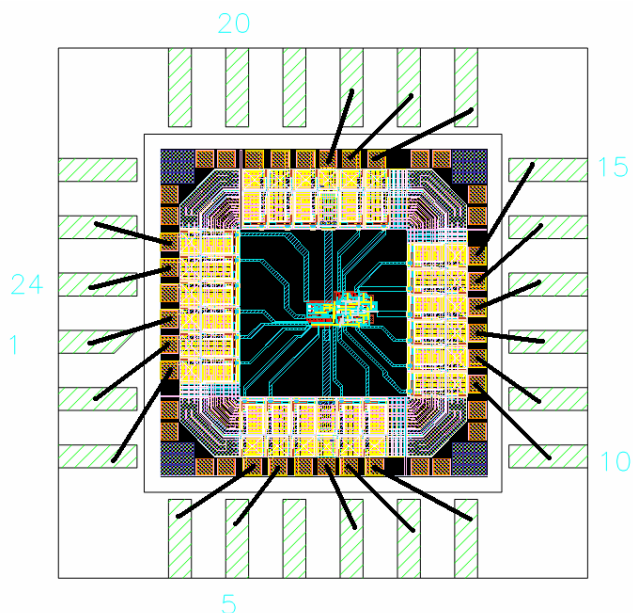


圖 20. 晶片打線圖

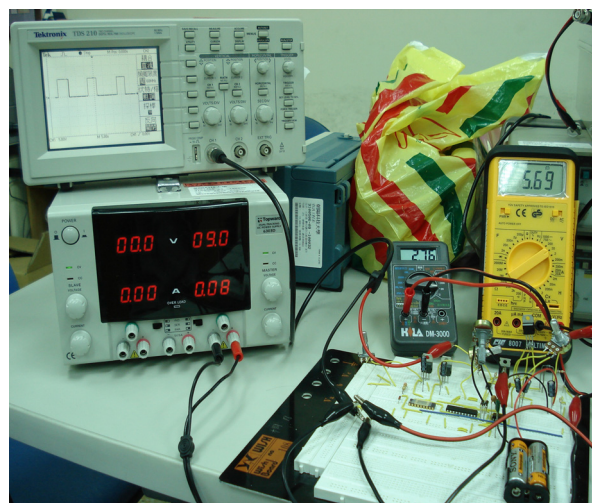


圖 21. 量測環境

(3).測試步驟:

一開始使用分壓的方式給予晶片 Vr0-3 及四組 H 與 L 的參考電壓，再從電源供應器調整 Vo 及輸入一正弦波至 Io 觀察晶片是否工作正常；若工作所屬正常則再將正弦波頻率調高，觀察此晶片最高的工作頻率為何，同時也測試出切換的模式是否正確，各狀況之測試結果如圖 22~25 所示。

六、結論:

本文在充電器架構的選擇上，使用 Pulse Frequency Modulation (PFM) 來做為研究內容，利用多段排程式 PFM 之特性來保護電池的壽命，並將充電器之電池負載端設計為可依使用者需求而改變，因而實現具有多重輸入的電池充電控制器。經由上述的測試方法與結果，得知此晶片如預期地可正常工作。Hspice 模擬與實際測量的數據並無相差太多，只是消耗功率比模擬的結果大兩倍多。可能在佈局方面，沒有將連接線路最佳化，而導致過多的連

線，這是未來佈局設計時要改進的地方。

致謝:

感謝財團法人國家實驗研究國家晶片系統設計中心(CIC)，教育性晶片製作申請梯次 D35-95E、D35-96A(IC 編號：D35-95E-65e、D35-96A-55e)。

參考文獻:

- [1] 劉紹宗，低電流，脈衝-頻率調變轉換器，逢甲大學電子工程學系碩士班碩士論文，2004 年。
- [2] EDN 電子設計技術，
http://www.shxinde.cn/Article_Show.asp?ArticleID=71
- [3] NE555 時基電路，
http://www.glmcu.com/wz_tw/ReadNews.asp?NewsID=669
- [4] <http://youzhu.azhu.idv.tw/e2.htm>
- [5] 喬治威爾斯電路網，
<http://georgecharles.idv.st>
- [6] Fairchild Semiconductor，LM555/NE555/SA555 Single Timer，2002 年。

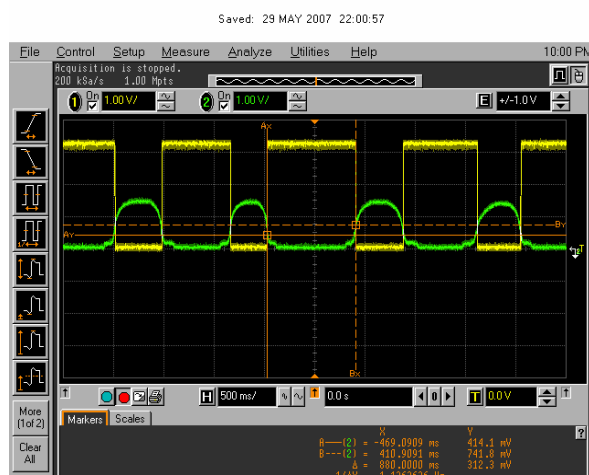


圖 22、控制電流第一段(綠色 Io、黃色 Vout)

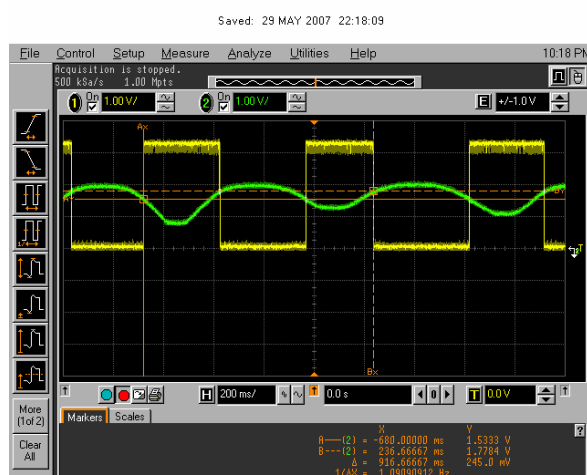


圖 24、控制電流第三段(綠色 Io、黃色 Vout)

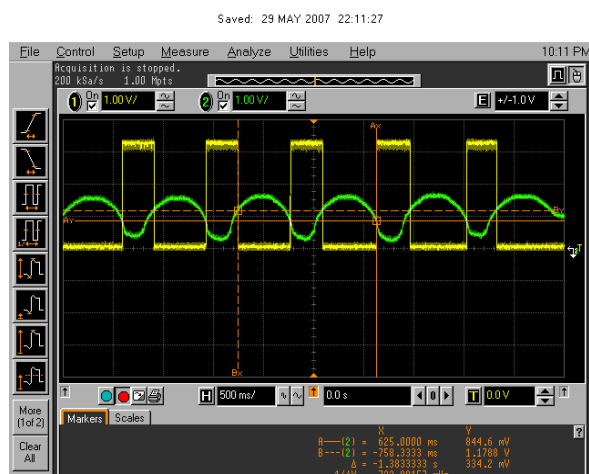


圖 23、控制電流第二段(綠色 Io、黃色 Vout)

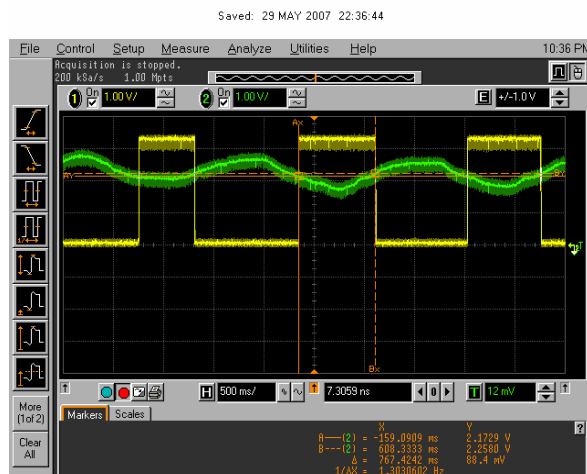


圖 25、控制電壓(綠色 Vo、黃色 Vout)